

RAA730501Z

モノリシック・プログラマブル・アナログ IC

R02DS0003JJ0100

Rev.1.00

2011.09.05

概要

RAA730501Z は、センサ微小信号処理用アナログ・フロントエンド回路として、計装アンプ、D/A コンバータ、温度センサ等を一式内蔵したモノリシック・プログラマブル・アナログ IC です。外部デバイスからの各機能ブロックへの制御は、SPI 通信を採用することでパッケージの小型化および制御ピン数の低減を実現します。また、パッケージは、48 ピン LQFP を採用し、セットの小型化に対応しています。

特徴

- 計装アンプ 1ch 内蔵
- D/A コンバータ 1ch 内蔵
- 出力電圧可変レギュレータ 1ch 内蔵
- 基準電圧生成回路 1ch 内蔵
- 温度センサ回路 1ch 内蔵
- SPI インタフェース 1ch 内蔵
- 低消費電流モード内蔵
- 動作電圧範囲：3.0V VDD 5.5V
- 動作温度範囲：-40 TA 105
- パッケージ：48pin プラスチック LQFP (0.5mm ピッチ)

応用分野

- 家電製品
- 産業機器
- ヘルスケア機器

オーダー情報

T.B.D.

目次

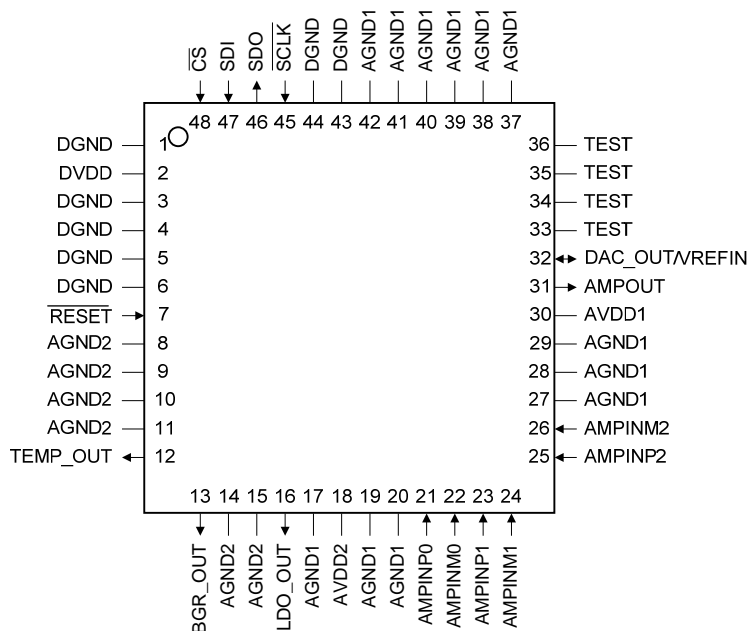
1. 端子接続図.....	4
1.1 端子レイアウト	4
1.2 全体ブロック図	5
1.3 端子機能	6
1.4 未使用時の端子処理	8
1.5 入出力回路図	9
2. 計装アンプ.....	11
2.1 計装アンプの機能概要	11
2.2 ブロック図	11
2.3 計装アンプを制御するレジスタ.....	12
2.4 計装アンプの動作手順	14
3. D/A コンバータ.....	15
3.1 D/Aコンバータの機能概要.....	15
3.2 ブロック図	15
3.3 D/Aコンバータを制御するレジスタ.....	16
3.4 D/Aコンバータの動作手順.....	18
3.5 D/Aコンバータ使用上の注意点.....	19
4. 温度センサ回路	20
4.1 温度センサ回路の機能概要	20
4.2 ブロック図	20
4.3 温度センサ回路を制御するレジスタ	21
4.4 温度センサ回路の動作手順	22
5. 出力電圧可変レギュレータ	23
5.1 出力電圧可変レギュレータの機能概要.....	23
5.2 ブロック図	23
5.3 出力電圧可変レギュレータを制御するレジスタ.....	24
5.4 出力電圧可変レギュレータの動作手順.....	26
6. 基準電圧生成回路.....	27
6.1 基準電圧生成回路の機能概要.....	27
6.2 ブロック図	27
6.3 基準電圧生成回路を制御するレジスタ	28

6.4	基準電圧生成回路の動作手順.....	28
6.5	基準電圧生成回路使用上の注意.....	28
7.	SPI インタフェース.....	29
7.1	SPIインタフェースの機能概要.....	29
7.2	SPI通信動作.....	30
8.	リセット機能.....	31
8.1	リセットの機能概要.....	31
8.2	リセットを制御するレジスタ.....	32
9.	電気的特性.....	33
9.1	絶対最大定格.....	33
9.2	推奨動作範囲.....	34
9.3	電源電流特性.....	34
9.4	各機能の電気的特性.....	35
10.	PKG 外形図.....	39

1. 端子接続図

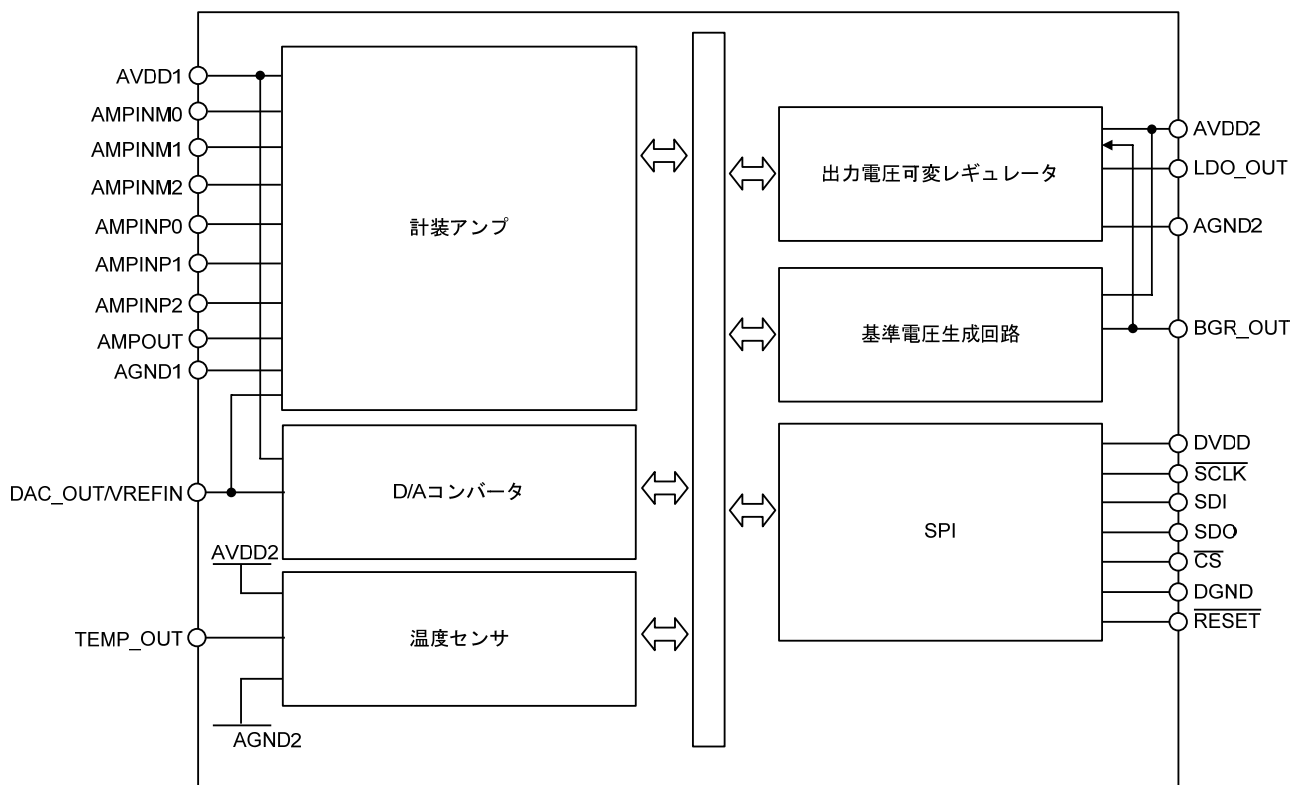
1.1 端子レイアウト

48ピン・プラスチックLQFP（ファインピッチ）（7×7）



- 注意 1. AGND1, AGND2, DGND は同電位としてください。
2. AVDD1, AVDD2, DVDD は同電位としてください。
3. LDO_OUT はコンデンサ (4.7 μ F : 推奨) を介し, AGND2 に接続してください。
4. BGR_OUT はコンデンサ (0.1 μ F : 推奨) を介し, AGND2 に接続してください。
5. TEST は端子オープンとしてください。

1.2 全体ブロック図



1.3 端子機能

表 1-1. 端子機能一覧 (1/2)

端子番号	端子名	入出力	端子機能
1	DGND	-	SPI 用 GND 端子
2	DVDD	-	SPI 用電源端子
3	DGND	-	SPI 用 GND 端子
4	DGND	-	
5	DGND	-	
6	DGND	-	
7	RESET	入力	外部リセット入力端子
8	AGND2	-	出力電圧可変レギュレータ, 基準電圧生成回路用 GND 端子
9	AGND2	-	
10	AGND2	-	
11	AGND2	-	
12	TEMP_OUT	出力	温度センサ出力端子
13	BGR_OUT	出力	基準電圧生成回路出力端子
14	AGND2	-	出力電圧可変レギュレータ, 基準電圧生成回路用 GND 端子
15	AGND2	-	
16	LDO_OUT	出力	出力電圧可変レギュレータ出力端子
17	AGND1	-	計装アンプ用 GND 端子
18	AVDD2	-	出力電圧可変レギュレータ, 基準電圧生成回路用電源端子
19	AGND1	-	計装アンプ用 GND 端子
20	AGND1	-	
21	AMPINP0	入力	
22	AMPINM0	入力	計装アンプ入力端子 0 (-)
23	AMPINP1	入力	計装アンプ入力端子 1 (+)
24	AMPINM1	入力	計装アンプ入力端子 1 (-)
25	AMPINP2	入力	計装アンプ入力端子 2 (+)
26	AMPINM2	入力	計装アンプ入力端子 2 (-)
27	AGND1	-	計装アンプ用 GND 端子
28	AGND1	-	
29	AGND1	-	
30	AVDD1	-	計装アンプ用電源端子
31	AMPOUT	出力	計装アンプ出力端子
32	DAC_OUT/ VREFIN	出力/入力	D/A コンバータ・アナログ電圧出力端子/計装アンプ基準電圧入力端子
33	TEST	-	テスト端子
34	TEST	-	
35	TEST	-	
36	TEST	-	
37	AGND1	-	計装アンプ用 GND 端子
38	AGND1	-	
39	AGND1	-	
40	AGND1	-	

表 1-1. 端子機能一覧 (2/2)

端子番号	端子名	入出力	端子機能
41	AGND1	–	計装アンプ用 GND 端子
42	AGND1	–	
43	DGND	–	SPI 用 GND 端子
44	DGND	–	
45	SCLK	入力	シリアル・クロック入力端子
46	SDO	出力	シリアル・データ出力端子
47	SDI	入力	シリアル・データ入力端子
48	CS	入力	スレーブ・セレクト入力端子

1.4 未使用時の端子処理

表 1-2. 未使用時の端子処理

端子名	入出力	未使用時の推奨接続方法
TMP_OUT	出力	オープンにしてください。
AMPINP0	入力	AGND1 に接続してください。
AMPINM0	入力	
AMPINP1	入力	
AMPINM1	入力	
AMPINP2	入力	
AMPINM2	入力	
AMPOUT	出力	オープンにしてください。
DAC_OUT/VREFIN	出力/入力	
SCLK	入力	
SDO	出力	
SDI	入力	
CS	入力	

1.5 入出力回路図

図 1-1. 入出力回路タイプ (1/2)

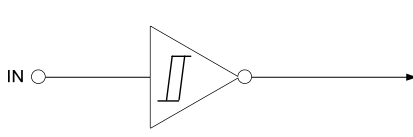
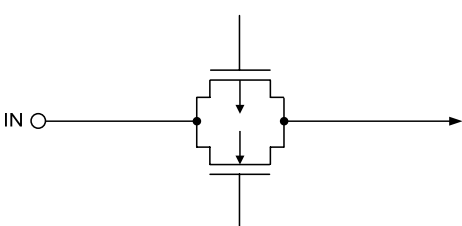
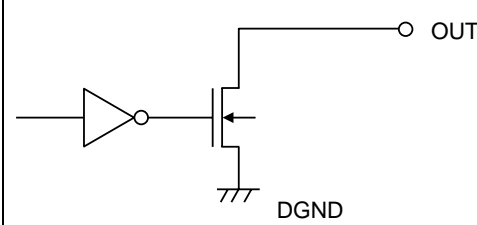
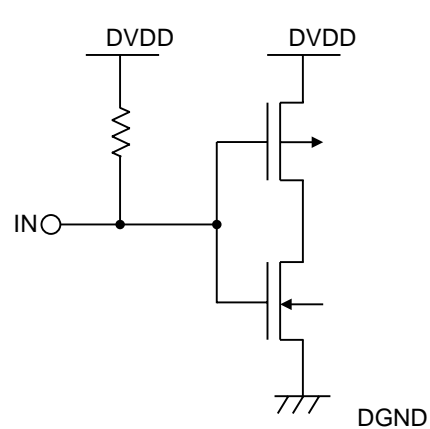
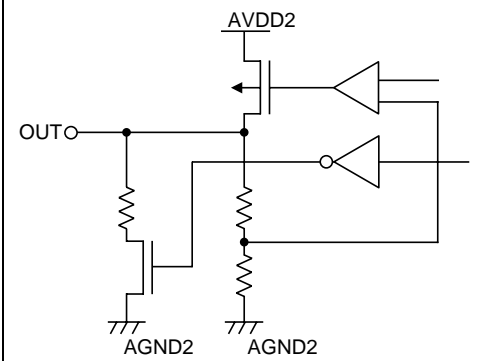
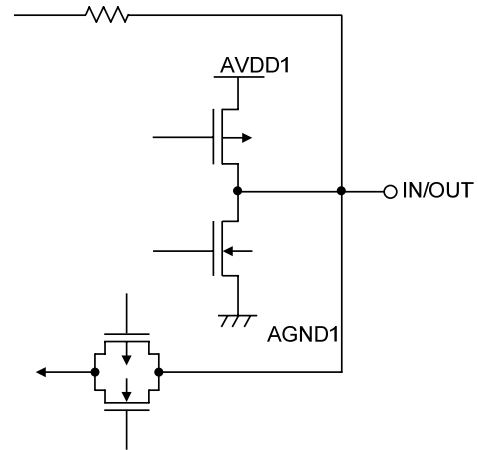
端子名	等価回路	端子名	等価回路
RESET	 <p>ヒステリシス特性を有するシュミット・トリガ入力となっています。</p>	AMPINP0 AMPINM0 AMPINP1 AMPINM1 AMPINP2 AMPINM2	
SDO		SCLK SDI CS	
LDO_OUT		DAC_OUT/ VREFIN	

図 1-1. 入出力回路タイプ (2/2)

端子名	等価回路	端子名	等価回路
AMPOUT		TEMP_OUT	
BGR_OUT			

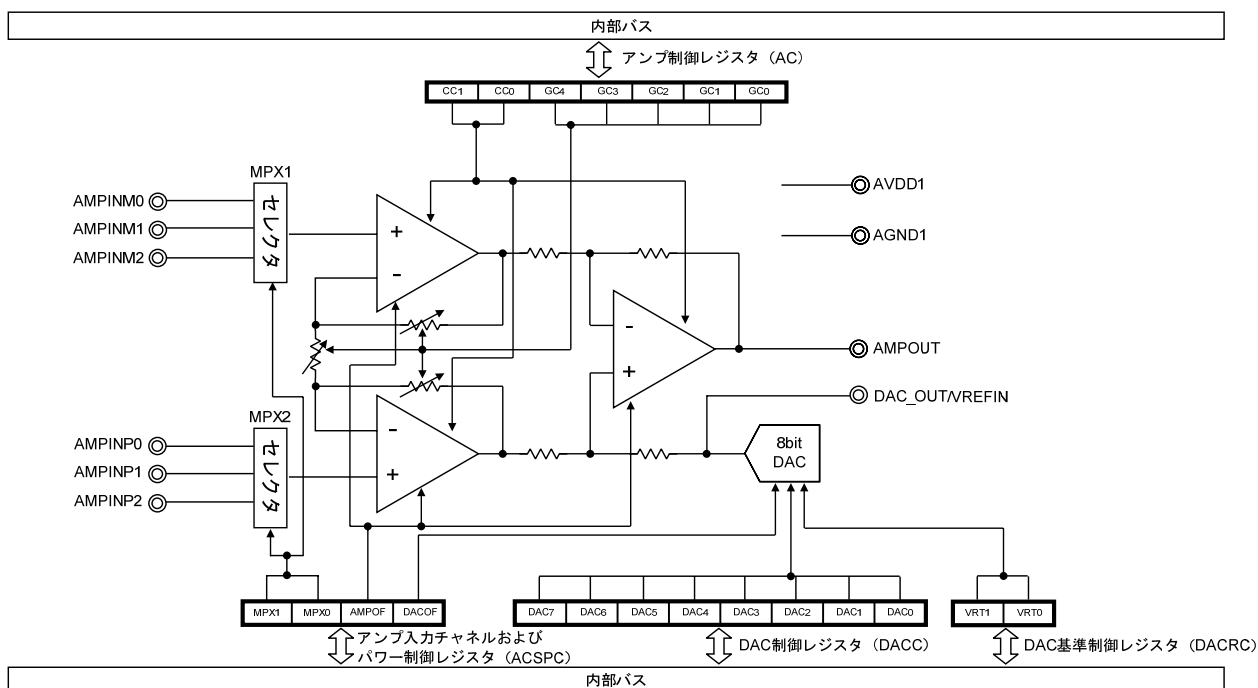
2. 計装アンプ

RAA730501Z には、計装アンプを 1 ch 搭載しています。

2.1 計装アンプの機能概要

- 増幅率を 20 dB ~ 60 dB まで 21 ステップで選択可能
- 動作モードを 4 通りから選択可能
- パワーオフ機能を搭載

2.2 ブロック図



2.3 計装アンプを制御するレジスタ

計装アンプは、次の4種類のレジスタを使用します。

- アンプ制御レジスタ(AC)
- アンプ入力チャンネル選択およびパワー制御レジスタ (ACSPC)
- DAC 基準制御レジスタ(DACRC)
- DAC 制御レジスタ(DACC)

(1) アンプ制御レジスタ (AC)

計装アンプの動作モードおよび増幅率を設定するレジスタです。
リセット信号発生により、00H になります

アドレス: 01H リセット時: 00 R/W

	7	6	5	4	3	2	1	0
AC	0	CC1	CC0	GC4	GC3	GC2	GC1	GC0

CC1	CC0	計装アンプの動作モード (Typ.)
0	0	高速モード
0	1	中速モード2
1	0	中速モード1
1	1	低速モード

GC4	GC3	GC2	GC1	GC0	増幅率 (Typ.)
0	0	0	0	0	20 dB
0	0	0	0	1	22 dB
0	0	0	1	0	24 dB
0	0	0	1	1	26 dB
0	0	1	0	0	28 dB
0	0	1	0	1	30 dB
0	0	1	1	0	32 dB
0	0	1	1	1	34 dB
0	1	0	0	0	36 dB
0	1	0	0	1	38 dB
0	1	0	1	0	40 dB
0	1	0	1	1	42 dB
0	1	1	0	0	44 dB
0	1	1	0	1	46 dB
0	1	1	1	0	48 dB
0	1	1	1	1	50 dB
1	0	0	0	0	52 dB
1	0	0	0	1	54 dB
1	0	0	1	0	56 dB
1	0	0	1	1	58 dB
1	0	1	0	0	60 dB
上記以外					設定禁止

備考 ビット7は、1ライトにより書き換え可能ですが、特に関連機能はありません

(2) アンプ入力チャンネル選択およびパワー制御レジスタ (ACSPC)

計装アンプ入力チャンネルの選択と計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 基準電圧生成回路, 温度センサ回路の動作許可/停止を設定するレジスタです。使用しない機能は, 動作停止させることで, 低消費電力化とノイズ低減をはかります。

計装アンプを使用するときは, 必ずビット 3 を 1 に設定してください。

リセット信号発生により, 00H になります。

アドレス: 04H リセット時: 00H R/W

	7	6	5	4	3	2	1	0
ACSPC	MPX1	MPX0	0	0	AMPOF	DACOF	LDOOF	TEMPOF

MPX1	MPX0	計装アンプの入力ソース
0	0	AMPINP0端子とAMPINM0端子
0	1	AMPINP1端子とAMPINM1端子
1	0	AMPINP2端子とAMPINM2端子
1	1	AMPINP0端子とAMPINM0端子

AMPOF	計装アンプの動作制御
0	計装アンプの動作停止
1	計装アンプの動作許可

備考 ビット 5, 4 は, 1 ライトにより書き換え可能ですが, 特に関連機能はありません。

(3) DAC 制御レジスタ (DACC)

DAC_OUT端子に出力するアナログ電圧値を設定するレジスタです。DAC_OUT出力信号は, 計装アンプの基準電圧として使用できます。

レジスタの設定については「3.3 (1) DAC制御レジスタ」を参照してください。

(4) DAC 基準制御レジスタ (DACRC)

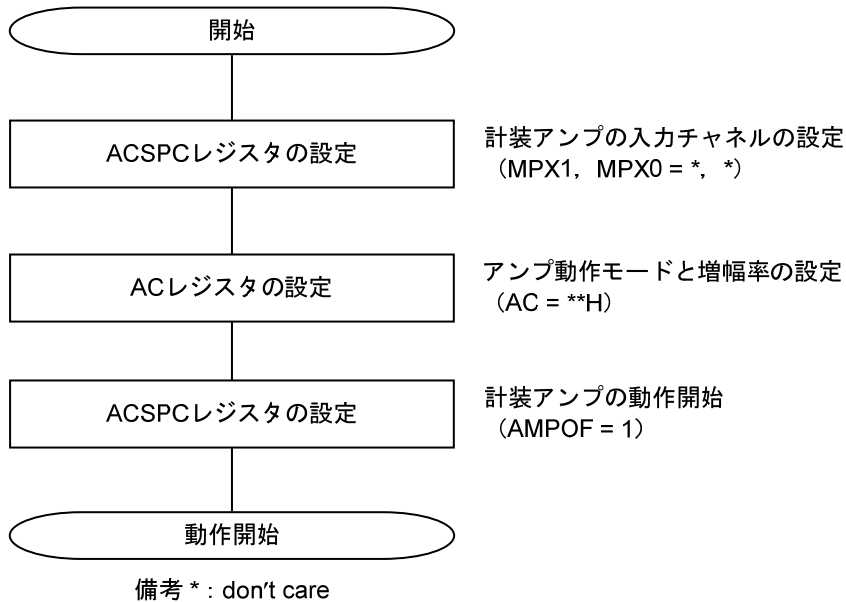
D/A コンバータの基準電圧の上限値 (VRT) を選択するレジスタです。

レジスタの設定については「3.3 (2) DAC 基準制御レジスタ」を参照してください。

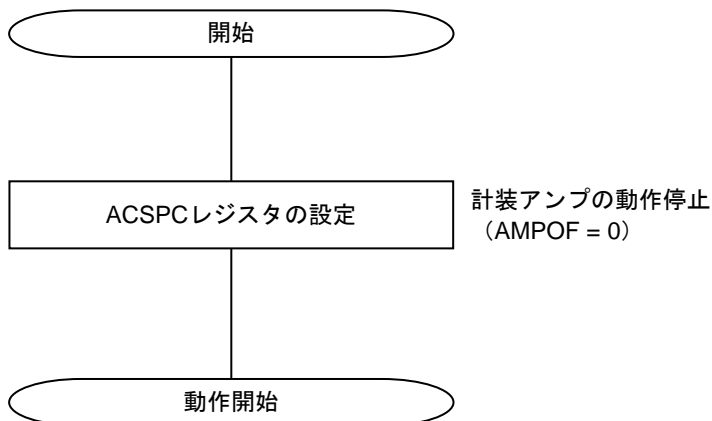
2.4 計装アンプの動作手順

計装アンプの動作介し手順と動作停止手順を以下に示します。

計装アンプの動作開始手順



計装アンプの動作停止手順



3. D/A コンバータ

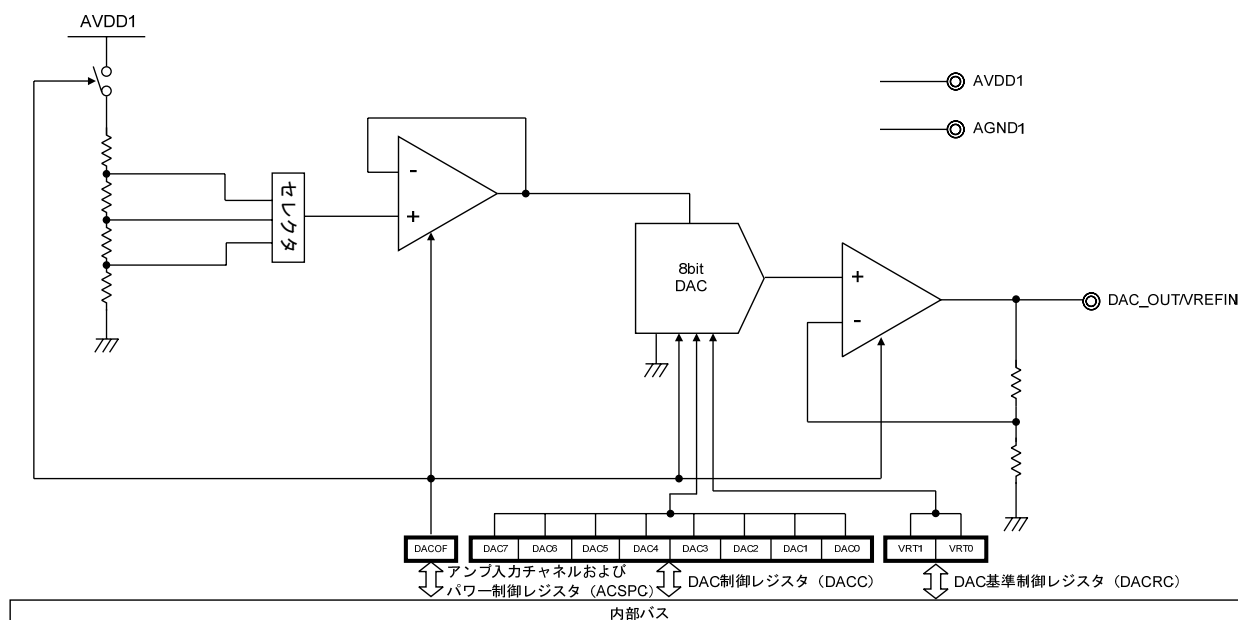
RAA730501Z は、D/A コンバータを 1 ch 搭載しています。

3.1 D/A コンバータの機能概要

D/A コンバータは、デジタル入力をアナログ信号に変換する 8 ビット分解能のコンバータです。
D/A コンバータには、次のような機能があります。

- 8 ビット分解能
- R-2R ラダー方式
- アナログ出力電圧: 基準電圧上限値 $\times 2 \times m/255$ (m: DACC レジスタに設定した値)
- 計装アンプの基準電圧制御
- パワーオフ機能を搭載

3.2 ブロック図



3.3 D/A コンバータを制御するレジスタ

D/A コンバータは、次の3種類のレジスタを使用します。

- DAC 制御レジスタ (DACC)
- DAC 基準制御レジスタ (DACRC)
- アンプ入力チャネルおよびパワー制御レジスタ (ACSPC)

(1) DAC 制御レジスタ (DACC)

DAC_OUT 端子に出力するアナログ電圧値を設定するレジスタです。DAC_OUT 出力信号は、計装アンプの基準電圧として使用できます。リセット信号の発生により、00H になります。

アドレス: 00H リセット時: 80H R/W

	7	6	5	4	3	2	1	0
DACC	DAC7	DAC6	DAC5	DAC4	DAC3	DAC2	DAC1	DAC0

(2) DAC 基準制御レジスタ (DACRC)

D/A コンバータの基準電圧の上限値 (VRT) を選択するレジスタです。リセット信号の発生により、00H になります。

アドレス: 03H リセット時: 00H R/W

	7	6	5	4	3	2	1	0
DACRC	0	0	0	0	0	0	VRT1	VRT0

VRT 真理値表

VRT1	VRT0	基準電圧上限値 (Typ.)
0	0	AVDD1 × 5/10
0	1	AVDD1 × 4/10
1	0	AVDD1 × 3/10
1	1	AVDD1 × 5/10

備考 ビット7~2は、1ライトにより書き換え可能ですが、特に関連動作はありません。

(3) アンプ入力チャンネルおよびパワー制御レジスタ(ACSPC)

計装アンプ入力チャンネルの選択と計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 基準電圧生成回路, 温度センサ回路の動作許可/停止を設定するレジスタです。使用しない機能は, 動作停止させることで, 低消費電力化とノイズ低減をはかります。

D/A コンバータを使用するときは, 必ずビット 2 を 1 に設定してください。

リセット信号の発生により, 00H となります。

アドレス: 04H リセット時: 00H R/W

	7	6	5	4	3	2	1	0
ACSPC	MPX1	MPX0	0	0	AMPOF	DACOF	LDOOF	TEMPOF

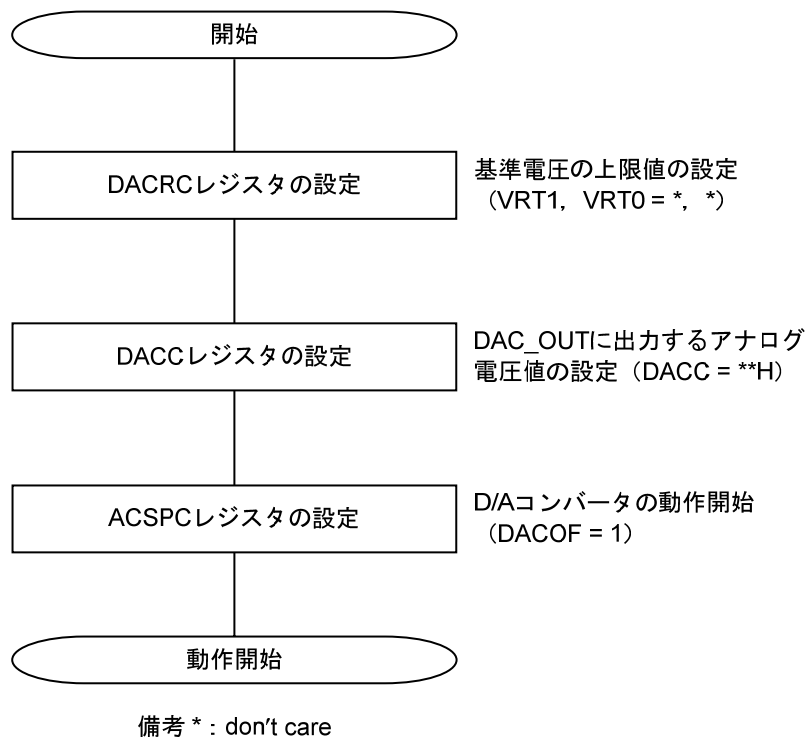
DACOF	D/A コンバータの動作制御
0	D/A コンバータの動作停止
1	D/A コンバータの動作許可

備考 ビット 5, 4 は, 1 ライトにより書き換え可能ですが, 特に関連機能はありません。

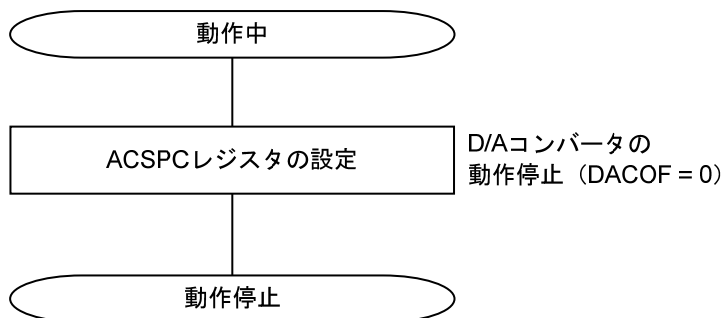
3.4 D/A コンバータの動作手順

D/A コンバータの動作開始手順と動作停止手順を以下に示します。

D/A コンバータ動作開始手順例



D/A コンバータ動作停止手順例



3.5 D/A コンバータ使用上の注意点

D/A コンバータを使用する際の注意事項を次に示します。

- (1) D/A コンバータの出力インピーダンスが高いため、DAC_OUT から電流を取り出すことはできません。負荷の入力インピーダンスが低い場合には、負荷と DAC_OUT 端子の間にフォロアアンプを挿入して使用してください。また、フォロアアンプや負荷までの配線は極力短くするようにしてください（出力インピーダンスが高いため）。配線が長くなるような場合は、グランド・パターンで囲むなどの処置をしてください。

- (2) VREFIN に外部基準電源を入力する場合は、DACOF = 0 にしてください。

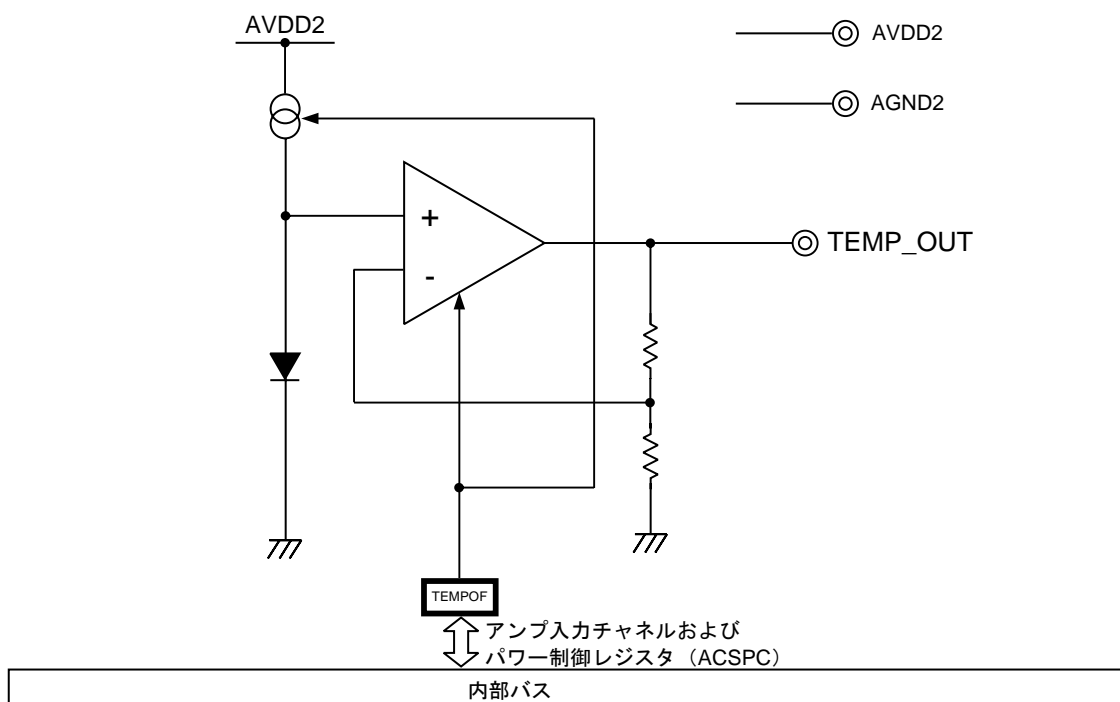
4. 温度センサ回路

RAA730501Z には、温度センサ回路を 1 ch 搭載しています

4.1 温度センサ回路の機能概要

- 出力電圧温度係数: -5 mV/ (Typ.)
- パワーオフ機能を搭載

4.2 ブロック図



4.3 温度センサ回路を制御するレジスタ

温度センサ回路は、アンプ入力チャンネルおよびパワー制御レジスタ（ACSPC）で制御します。

(1) アンプ入力チャンネルおよびパワー制御レジスタ（ACSPC）

計装アンプ入力チャンネルの選択と計装アンプ、D/A コンバータ、出電圧可変レギュレータ、基準電圧生成回路、温度センサ回路の動作許可/停止を設定するレジスタです。使用しない機能は、動作停止させることで、低消費電力化とノイズ低減をはかります。

温度センサ回路を使用するときは、必ずビット0に1を設定してください。

リセット信号の発生により、00H になります。

アドレス: 04H リセット時: 00H R/W

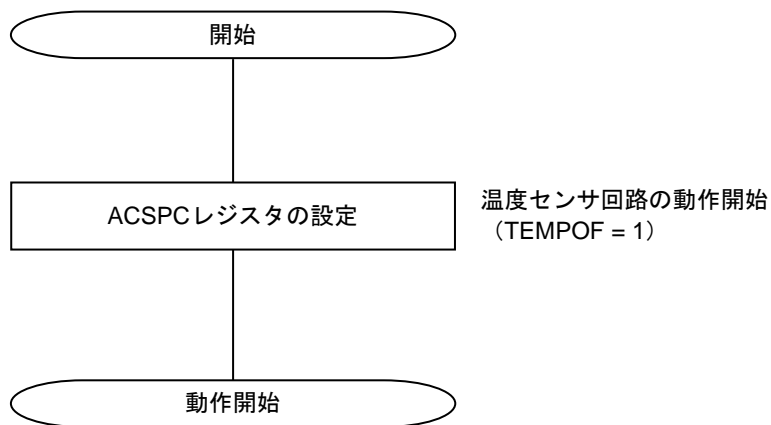
	7	6	5	4	3	2	1	0
ACSPC	MPX1	MPX0	0	0	AMPOF	DACOF	LDOOF	TEMPOF
TMPOF	温度センサ回路の動作制御							
0	温度センサ回路の動作停止							
1	温度センサ回路の動作許可							

備考 ビット5, 4は, 1 ライトにより書き換え可能ですが, 特に関連機能はありません。

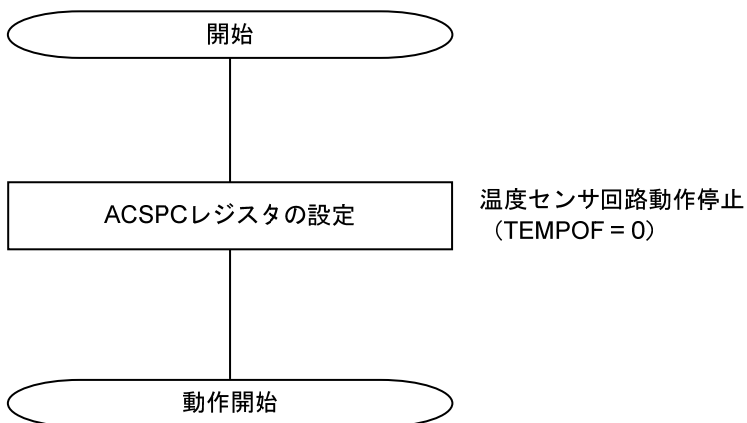
4.4 温度センサ回路の動作手順

温度センサ回路の動作開始手順と動作停止手順を以下に示します。

温度センサ回路動作開始手順例



温度センサ回路動作停止手順例



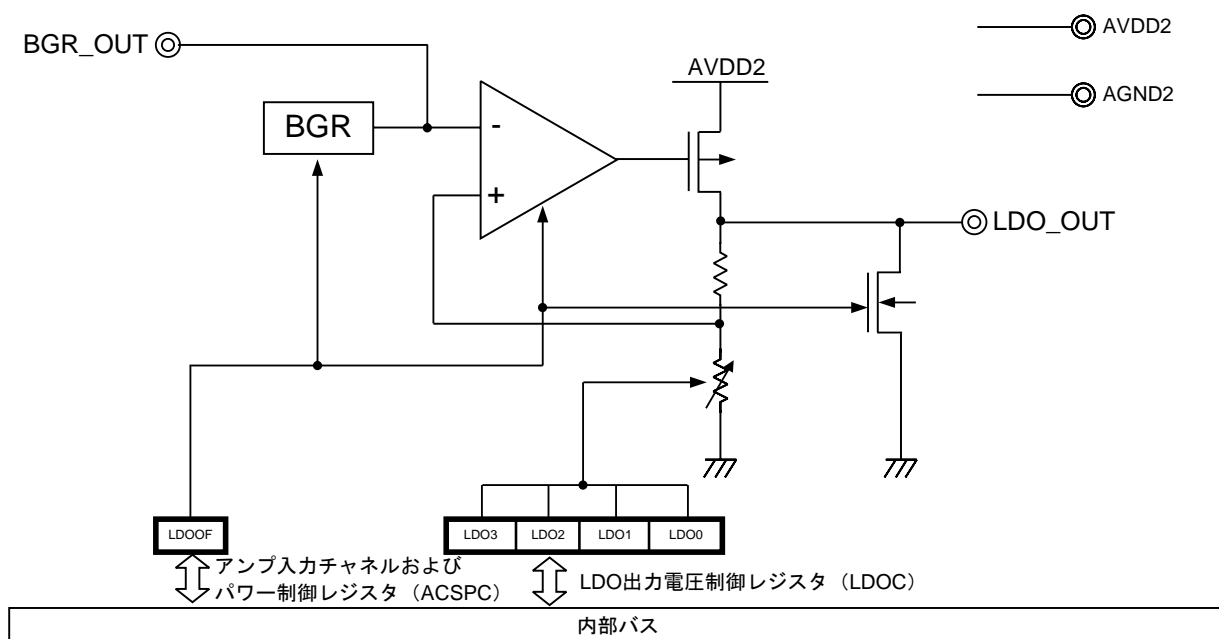
5. 出力電圧可変レギュレータ

RAA730501Zには、出力電圧可変レギュレータを1ch搭載しています。5V系の供給電圧から3.3V(デフォルト値)を生成するシリーズ・レギュレータです。

5.1 出力電圧可変レギュレータの機能概要

- 可変出力電圧範囲 2.0~3.3V(Typ.)
- 出力電流 15mA(Max.)
- パワーオフ機能を搭載

5.2 ブロック図



5.3 出力電圧可変レギュレータを制御するレジスタ

出力電圧可変レギュレータは、次の2種類のレジスタを使用します。

- LDO 出力電圧制御レジスタ (LDOC)
- アンプ入力チャネルおよびパワー制御レジスタ (ACSPC)

(1) LDO 出力電圧制御レジスタ (LDOC)

出力電圧可変レギュレータの出力電圧を設定するレジスタです。
リセット信号の発生により、0DH になります。

アドレス: 02H リセット時: 0DH R/W

	7	6	5	4	3	2	1	0
LDOC	0	0	0	0	LDO3	LDO2	LDO1	LDO0

LDO3	LDO2	LDO1	LDO0	出力電圧可変レギュレータの出力電圧 (Typ.)
0	0	0	0	2.0 V
0	0	0	1	2.1 V
0	0	1	0	2.2 V
0	0	1	1	2.3 V
0	1	0	0	2.4 V
0	1	0	1	2.5 V
0	1	1	0	2.6 V
0	1	1	1	2.7 V
1	0	0	0	2.8 V
1	0	0	1	2.9 V
1	0	1	0	3.0 V
1	0	1	1	3.1 V
1	1	0	0	3.2 V
1	1	0	1	3.3 V
上記以外				設定禁止

備考 ビット7~4は、1ライトにより書き換え可能ですが、特に関連機能はありません。

(2) アンプ入力チャンネルおよびパワー制御レジスタ (ACSPC)

計装アンプ入力チャンネルの選択と計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 基準電圧生成回路, 温度センサ回路の動作許可/停止を設定するレジスタです。使用しない機能は, 動作停止させることで低消費電力化とノイズ低減をはかります。

出力電圧可変レギュレータと基準電圧生成回路を使用するときは, ビット 1 に 1 を設定してください。
リセット信号の発生により, 00H になります。

アドレス: 04H リセット時: 00H R/W

	7	6	5	4	3	2	1	0
ACSPC	MPX1	MPX0	0	0	AMPOF	DACOF	LDOOF	TEMPOF

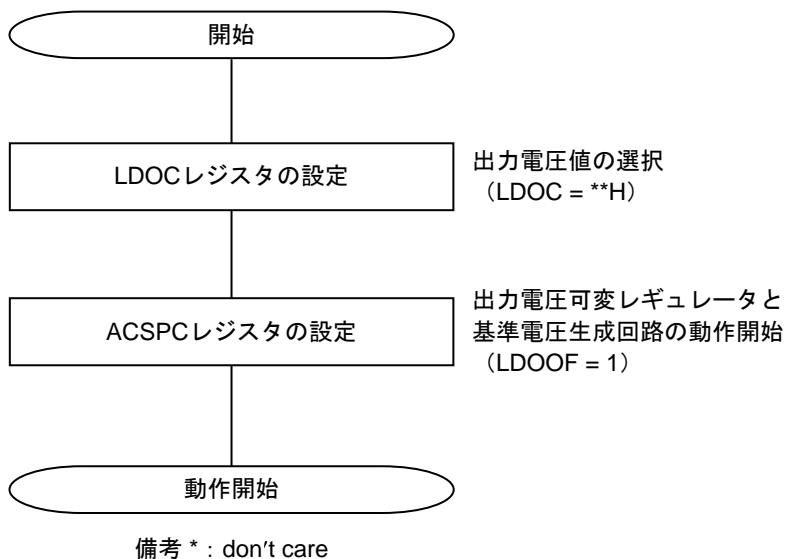
LDOOF	出力電圧可変レギュレータと基準電圧生成回路の動作制御
0	出力電圧可変レギュレータと基準電圧生成回路の動作停止
1	出力電圧可変レギュレータと基準電圧生成回路の動作許可

備考 ビット 5, 4 は, 1 ライトにより書き換え可能ですが, 特に関連機能はありません。

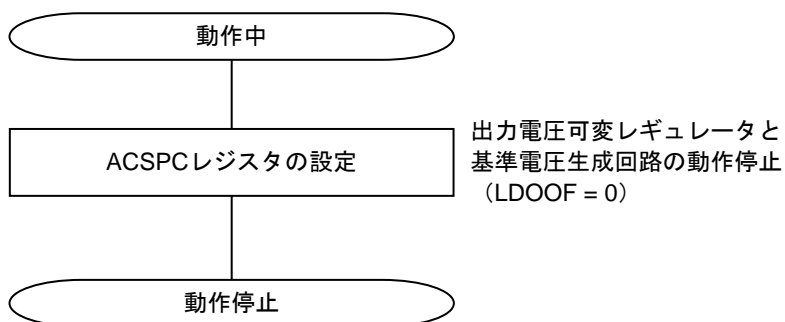
5.4 出力電圧可変レギュレータの動作手順

出力電圧可変レギュレータ，基準電圧生成回路の動作開始手順と動作停止手順を以下に示します。

出力電圧可変レギュレータ，基準電圧生成回路動作開始手順例



出力電圧可変レギュレータ，基準電圧生成回路動作停止手順例

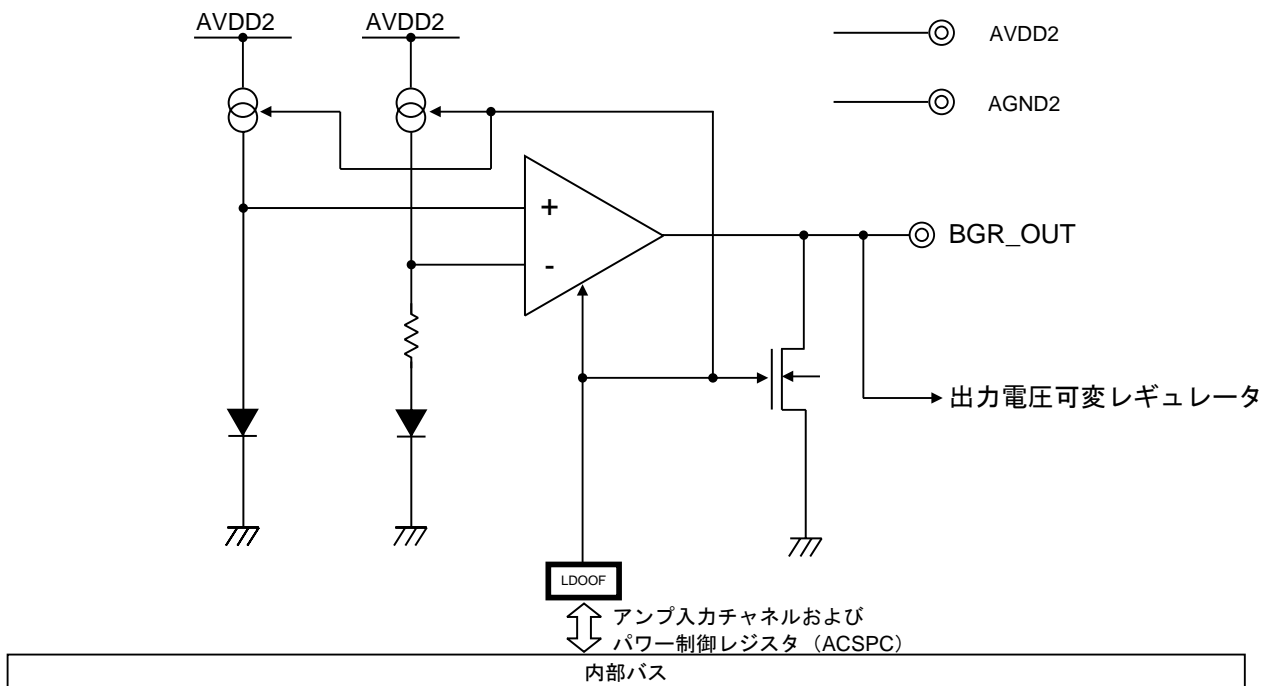


6. 基準電圧生成回路

6.1 基準電圧生成回路の機能概要

- 基準出力電圧値: 1.25 V (Typ.)
- パワーオフ機能を搭載

6.2 ブロック図



6.3 基準電圧生成回路を制御するレジスタ

基準電圧生成回路は、アンプ入力チャンネルおよびパワー制御レジスタ (ACSPC) を使用します。

パワー制御レジスタの設定は、「5.3 (2) アンプ入力チャンネルおよびパワー制御レジスタ (ACSPC)」を参照してください。

6.4 基準電圧生成回路の動作手順

基準電圧回路の動作手順については「5.4 出力電圧可変レギュレータの動作手順」を参照してください。

6.5 基準電圧生成回路使用上の注意

基準電圧生成回路を使用する際の注意事項を次に示します。

- (1) 基準電圧生成回路の出力インピーダンスが高いため、BGR_OUT から電流を取り出すことはできません。負荷の入力インピーダンスが低い場合には、負荷と BGR_OUT 端子の間にフォロアアンプを挿入して使用してください。また、フォロアアンプや負荷までの配線は極力短くするようにしてください (出力インピーダンスが高いため)。配線が長くなるような場合は、グラウンド・パターンで囲むなどの処置をしてください。

7. SPI インタフェース

RAA730501Z には、SPI インタフェースを 1 ch 搭載しています。

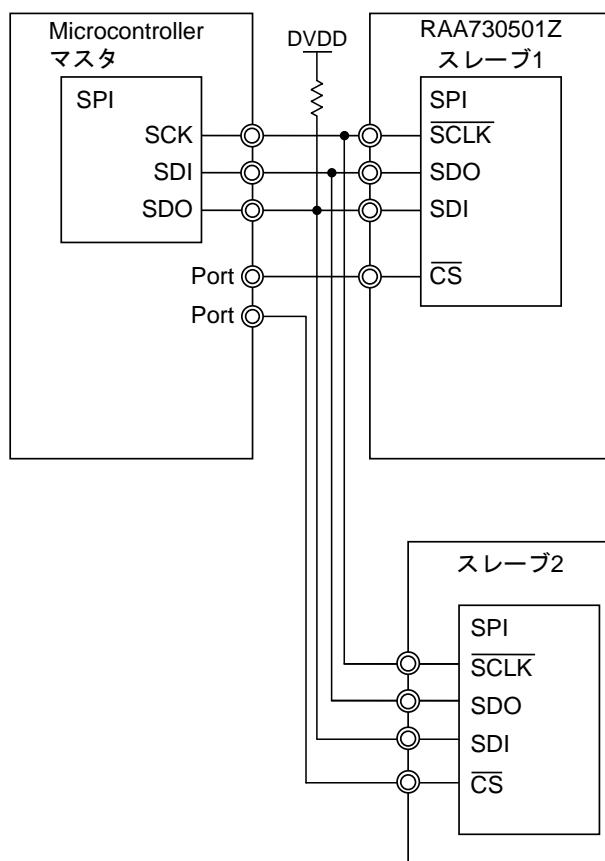
7.1 SPI インタフェースの機能概要

SPI インタフェースは、シリアル・クロック ($\overline{\text{SCLK}}$) とシリアル・データ (SDI, SDO)、スレーブ選択入力 ($\overline{\text{CS}}$) の 4 本のラインによるクロック同期式通信にて、外部機器からの制御インタフェースに使用します。

[データ送受信]

- 16 ビット単位のデータ長
- MSB ファースト

図 7-1. SPI インタフェースの構成例



7.2 SPI 通信動作

16ビット単位でデータの送受信を行います。 $\overline{CS} = \text{Low}$ の場合、データの送受信が可能です。データは、シリアル・クロックの立ち下がりエッジに同期して1ビットごとに送信され、シリアル・クロックの立ち上がりエッジに同期して1ビットごとに受信します。R/W ビット=1 の場合、 \overline{CS} の立ち上がりエッジ検出後、アドレス・データに応じた SPI 制御レジスタへデータが書き込まれ、その内容の動作が実行されます。

図 7-2. SPI 通信タイミング

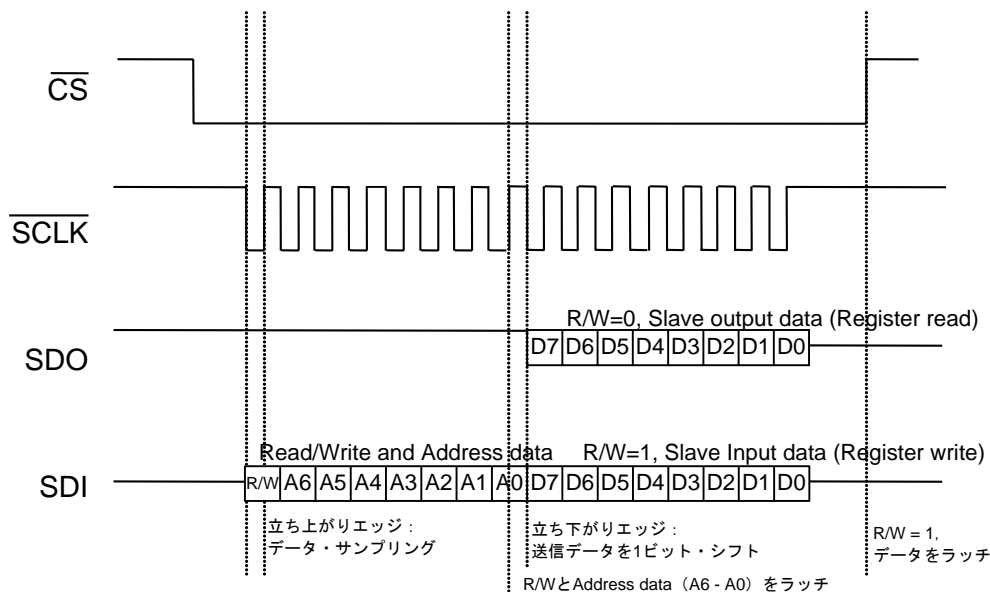


表 7-1. SPI 制御レジスタ一覧

アドレス	SPI制御レジスタ名称	R/W	リセット時
00H	DAC制御レジスタ (DACC)	R/W	80H
01H	アンプ制御レジスタ (AC)	R/W	00H
02H	LDO出力電圧制御レジスタ (LDOC)	R/W	0DH
03H	DAC基準制御レジスタ (DACRC)	R/W	00H
04H	アンプ入力チャネルおよびパワー制御レジスタ (ACSPC)	R/W	00H
05H	リセット制御レジスタ (RC)	R/W	00H

8. リセット機能

8.1 リセットの機能概要

RAA730501Z には、リセット機能を搭載しています。リセットを発生させる方法には、次の 2 種類があります。

- $\overline{\text{RESET}}$ 端子による外部リセット入力
- リセット制御レジスタ (RC) の RESET ビットへの 1 ライトによる内部リセット

外部リセットと内部リセットは機能面での差はなく、リセットの発生により、SPI 制御レジスタを初期化^注します。

$\overline{\text{RESET}}$ 端子にロー・レベルが入力されるか、またはリセット制御レジスタ (RC) の RESET ビットへの 1 ライト後、リセットがかかり、各アナログ機能ブロックは、表 8-1 に示すような状態になります。また、リセット受け付け後の SPI 制御レジスタの状態は、表 8-2 に示すような状態になります。

$\overline{\text{RESET}}$ 端子にロー・レベルが入力されて、リセットがかかり、 $\overline{\text{RESET}}$ 端子にハイ・レベルが入力されると、リセットが解除されます。

リセット制御レジスタの RESET ビットへの 1 ライトによるリセットは、RESET ビットへの 1 ライト後、リセットがかかり^注、リセット後 RESET ビットへの 0 ライトにより、リセットが解除されます。

表 8-1. リセット期間中の動作状態

機能ブロック	リセット期間中
計装アンプ	動作停止
D/Aコンバータ	動作停止
温度センサ回路	動作停止
出力電圧可変レギュレータ	動作停止
基準電圧生成回路	動作停止
SPIインタフェース	動作停止

表 8-2. リセット受け付け後の SPI 制御レジスタの状態

アドレス	SPI制御レジスタ名称	リセット受け付け後の状態
00H	DAC制御レジスタ (DACC)	80H
01H	アンプ制御レジスタ (AC)	00H
02H	LDO出力電圧制御レジスタ (LDOC)	0DH
03H	DAC基準制御レジスタ (DACRC)	00H
04H	アンプ入力チャネルおよびパワー制御レジスタ (ACSPC)	00H
05H	リセット制御レジスタ (RC)	00H ^注

注 リセット制御レジスタの RESET ビットへの 1 ライトによる内部リセットの場合、リセット制御レジスタは、初期化されません。

注意 外部リセットを行う場合、 $\overline{\text{RESET}}$ 端子に 10 μs 以上のロー・レベルを入力してください。

8.2 リセットを制御するレジスタ

(1) リセット制御レジスタ (RC)

リセット制御レジスタ (RC) は、リセットを制御するレジスタです。RESET ビットへの 1 ライトにより、内部リセット信号を発生することができます。外部リセット入力により、00H になります。

アドレス : 05H リセット時 : 00H^注 R/W

略号	7	6	5	4	3	2	1	0
RC	0	0	0	0	0	0	0	RESET

RESET	内部リセット信号の要求
0	内部リセット信号を要求しない、または内部リセットの解除
1	内部リセット信号を要求、または内部リセット信号が発生中

注 リセット制御レジスタの RESET ビットへの 1 ライトによる内部リセットの場合、リセット制御レジスタは、初期化されません。

注意 RESET ビット=1 の場合、リセット制御レジスタ (RC) 以外のレジスタへの書き込み動作は無視されます。

9. 電気的特性

9.1 絶対最大定格

($T_A = 25$)

項目	略号	条件	定格	単位
電源電圧	AV _{DD}	AVDD1, AVDD2	-0.3 ~ +6.0	V
	DV _{DD}	DVDD	-0.3 ~ +6.0	V
	AGND	AGND1, AGND2	-0.3 ~ +0.3	V
	DGND	DGND	-0.3 ~ +0.3	V
	V _{LDO}	LDO_OUT	-0.3 ~ +6.0	V
	V _{BGR}	BGR_OUT	-0.3 ~ +6.0	V
入力電圧	V _{I1}	AMPINM0, AMPINM1, AMPINM2, AMPINP0, AMPINP1, AMPINP2, RESET, VREFIN	-0.3 ~ AV _{DD} +0.3 注	V
	V _{I2}	SCLK, SDI, CS, TEST	-0.3 ~ DV _{DD} +0.3 注	V
出力電圧	V _{O1}	AMPOUT, DAC_OUT, TEMP_OUT	-0.3 ~ AV _{DD} +0.3 注	V
	V _{O2}	SDO	-0.3 ~ DV _{DD} +0.3 注	V
出力電流	I _{o1}	AMPOUT, DAC_OUT, TEMP_OUT	1	mA
	I _{LDO}	LDO_OUT	15	mA
動作温度保証	T _A		-40 ~ +105	
保存温度範囲	T _{stg}		-40 ~ +150	
ジャンクション温度	T _{jmax}		+125	

注 6.0 V 以下であること。

注意 各項目のうち1項目でも、また一瞬でも絶対最大定格を超えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的損傷を与えかねない定格値です。必ずこの定格値を超えない状態で、製品をご使用ください。

9.2 推奨動作範囲

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
電源電圧	VDDOP		3.0	–	5.5	V
動作温度	TOP		-4.0	–	105	

9.3 電源電流特性

(-40 TA 105 , AVDD1 = AVDD2 = DVDD = 5.0 V)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
電源電流	Istby1*	AMPOF = DACOF = LDOOF = TEMPOF = 0	–	10	2000	nA
	Im1*	AMPOF = DACOF = LDOOF = TEMPOF = 1 , (計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 温度センサ動作時) CC1, CC0 = 0, 0	1.05	2.1	4.2	mA
	Im2*	AMPOF = DACOF = LDOOF = TEMPOF = 1 , (計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 温度センサ動作時) CC1, CC0 = 0, 1	0.75	1.5	3.0	mA
	Im3*	AMPOF = DACOF = LDOOF = TEMPOF = 1 , (計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 温度センサ動作時) CC1, CC0 = 1, 0	0.45	0.9	1.8	mA
	Im4*	AMPOF = DACOF = LDOOF = TEMPOF = 1 , (計装アンプ, D/A コンバータ, 出力電圧可変レギュレータ, 温度センサ動作時) CC1, CC0 = 1, 1	0.25	0.5	1.0	mA

注 AVDD1, AVDD2, DVDD 内部電源に流れるトータル電流です。ただし, プルアップ抵抗に流れる電流は含みません。入力端子を AVDD1, AVDD2, DVDD または AGND1, AGND2, DGND に固定した状態での入力リーク電流は含みません。

9.4 各機能の電気的特性

(1) 計装アンプ

(-40 TA 105 , AVDD1 = AVDD2 = DVDD = 5.0 V , VREFIN = 1.7 V , AMPOF = 1 , DACOF = 0)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
消費電流	Icc00	CC1, CC0 = 0, 0	620	980	1750	μA
	Icc01	CC1, CC0 = 0, 1	330	530	930	μA
	Icc10	CC1, CC0 = 1, 0	230	370	650	μA
	Icc11	CC1, CC0 = 1, 1	100	175	285	μA
	IccOF	AMPOF = 0	-	10	2000	nA
入力電圧	VINL		GND-0.1	-	-	V
	VINH		-	-	AVDD-1.5	V
出力電圧	VOUTL	IOL = 200 μA	-	GND+0.04	TBD	V
	VOUTH	IOH = 200 μA	TBD	VDD-0.04	-	V
利得帯域幅	GBW00	CLMAX = 30 pF , AC = 14H (60 dB)	-	3.4	-	MHz
	GBW01	CLMAX = 30 pF , AC = 34H (60 dB)	-	2.0	-	MHz
	GBW10	CLMAX = 30 pF , AC = 54H (60 dB)	-	1.4	-	MHz
	GBW11	CLMAX = 30 pF , AC = 74H (60 dB)	-	0.42	-	MHz
入力換算ノイズ	En00	AC = 14H (60 dB) , f = 1 KHz , CC1, CC0 = 0, 0	-	92	-	nV/ Hz
	En01	AC = 34H (60 dB) , f = 1 KHz , CC1, CC0 = 0, 1	-	120	-	nV/ Hz
	En10	AC = 54H (60 dB) , f = 1 KHz , CC1, CC0 = 1, 0	-	145	-	nV/ Hz
	En11	AC = 74H (60 dB) , f = 1 KHz , CC1, CC0 = 1, 1	-	330	-	nV/ Hz
入力換算オフセット電圧	VOFF00	AC = 00H (20 dB) , TA = 25 , CC1, CC0 = 0, 0 , GC4 - GC0 = 0 - 0 (20 dB)	-7	-	7	mV
	VOFF11	AC = 00H (20 dB) , TA = 25 , CC1, CC0 = 0, 0 , GC4 - GC0 = 0 - 0 (20 dB)	-10	-	10	mV
スルーレート	SR00	CC1, CC0 = 0, 0 , CL = 30 pF	-	0.90	-	V/usec
	SR01	CC1, CC0 = 0, 1 , CL = 30 pF	-	0.45	-	V/usec
	SR10	CC1, CC0 = 1, 0 , CL = 30 pF	-	0.30	-	V/usec
	SR11	CC1, CC0 = 1, 1 , CL = 30 pF	-	0.11	-	V/usec
同相信号除去比	CMRR00	AC = 14H (60 dB) , f = 1 KHz , CC1, CC0 = 0, 0	-	86	-	dB
	CMRR01	AC = 34H (60 dB) , f = 1 KHz , CC1, CC0 = 0, 1	-	84	-	dB
	CMRR10	AC = 54H (60 dB) , f = 1 KHz , CC1, CC0 = 1, 0	-	82	-	dB
	CMRR11	AC = 74H (60 dB) , f = 1 KHz , CC1, CC0 = 1, 1	-	80	-	dB
電源電圧除去比	PSRR00	AC = 00H (20 dB) , f = 1 KHz , CC1, CC0 = 0, 0	-	80	-	dB
	PSRR01	AC = 20H (20 dB) , f = 1 KHz , CC1, CC0 = 0, 1	-	76	-	dB
	PSRR10	AC = 40H (20 dB) , f = 1 KHz , CC1, CC0 = 1, 0	-	72	-	dB
	PSRR11	AC = 60H (20 dB) , f = 1 KHz , CC1, CC0 = 1, 1	-	68	-	dB
ゲイン設定誤差	GAIN_Accu1	TA = 25	-0.8	-	0.8	dB
	GAIN_Accu2	TA = -40 ~ 105	-1.2	-	1.2	dB

(2) D/A コンバータ

(-40 TA 105 , AVDD1 = AVDD2 = DVDD = 5.0 V , DACOF = 1)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
DAC ON 時消費電流	I_DAC_ON		220	370	600	μA
DAC OFF 時消費電流	I_DAC_OFF	DACOF = 0	-	10	2000	nA
分解能	RES		-	-	8	bit
セットリング・タイム	tSET		-	-	100	μsec
微分非直線性誤差	DNL	VRT1 = VRT0 = 0	-2	-	2	LSB
積分非直線性誤差	INL	VRT1 = VRT0 = 0	-2	-	2	LSB

(3) 温度センサ回路

(-40 TA 105 , AVDD1 = AVDD2 = DVDD = 5.0 V , TEMPOF = 1)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
消費電流	IccA		-	100	150	μA
	IccOF	TEMPOF = 0	-	10	2000	nA
出力電圧	VO	TA = 25	1.58	1.67	1.75	V
検出温度範囲			-20	-	85	
温度感度	TSE		-4.5	-5.0	-5.5	mV/

(4) 出力電圧可変レギュレータ

(-40 TA 105 , AVDD1 = AVDD2 = DVDD = 5.0 V , LDOOF = 1)

項目	略号	条件	規格			単位
			MIN	TYP	MAX	
消費電流	IccON	VREFOF = 1 , Iout = 0 mA	20	45	85	μA
	IccOF	LDOOF = 0 設定時	-	10	2000	nA
電圧設定精度	V_Accu	Iout = 0 mA	-5	-	5	%
負荷電流特性	Vout_load	Iout = 0 mA ~ 5 mA	-	15	30	mV
出力電流	Io		-	-	15	mA
ドロップ電圧	Vd	Iout = 15 mA	-	-	0.4	V
電源電圧変動除去比	PSRR	f = 1 KHz , CL = 4.7 μF , Io = 5 mA , AVDD = 5.0 V LDOC = 0DH (3.3 V)	-	60	-	dB
放電抵抗	Rs	VREFOF = 0	550	715	900	Ω
立ち上がり時間	Ton	LDOC = 0DH (3.3 V) , CL = 4.7 μF , 10% ~ 90%	0.7	1.2	1.8	msec
立ち下がり時間	Toff	LDOC = 0DH (3.3 V) , CL = 4.7 μF , 10% ~ 90% ,	6.8	7.4	8.0	msec

(5) 基準電圧生成回路

(-40 TA 105 , 25 , AVDD1 = AVDD2 = DVDD = 5.0 V , LDOOF = 1)

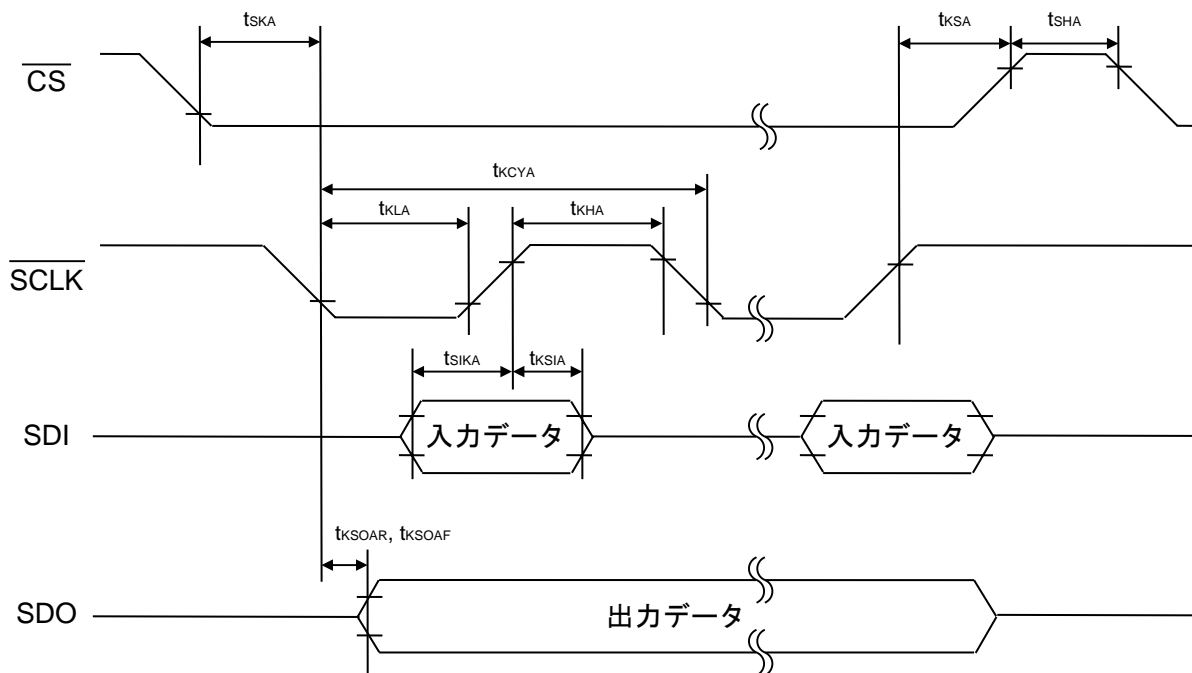
項目	略号	条件	規格			単位
			MIN	TYP	MAX	
出力電圧	V _{BGR}		-	1.25	-	V

(6) SPI インタフェース

(-40 TA 105 , AVDD1 = AVDD2 = DVDD = 5.0 V)

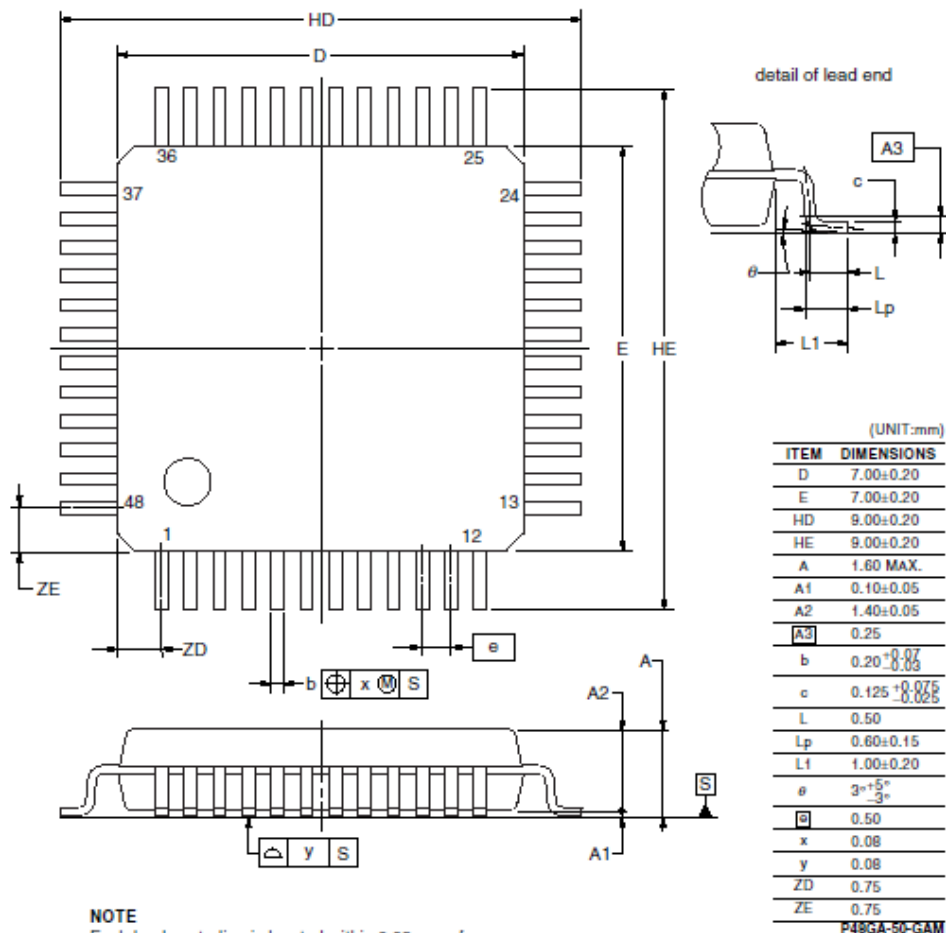
項目	略号	条件	規格			単位
			MIN	TYP	MAX	
Hi レベル入力電位	V _{IH}	CS 端子, SDI 端子, SCLK 端子, RESET 端子	2.0	DVDD	DVDD+0.1	V
Lo レベル入力電圧	V _{IL}	CS 端子, SDI 端子, SCLK 端子, RESET 端子	-0.1	DGND	0.7	V
Hi 入力時リーク電流	I _{leak_Hi1}	CS 端子, SDI 端子, SCLK 端子 RESET 端子	-1	-	2	μA
Lo 入力時リーク電流	I _{leak_Lo1}	CS 端子, SDI 端子, SCLK 端子, RESET 端子	-1	-	2	μA
SDO 端子 Lo レベル 出力電圧	V _{SDO_Lo}	I _o = 5 mA	70	140	280	mV
SDO 端子 OFF 時 リーク電流	I _{leak_SDO}		-1	-	2	μA
SCLK サイクル・タイム	t _{KCYA}		100	-	-	ns
SCLK ハイ, ロー・ レベル幅	t _{KHA} , t _{KLA}		0.9t _{KCYA}	-	-	ns
SDI セットアップ時間 (対 SCLK)	t _{KSIKA}		40	-	-	ns
SDI ホールド時間 (対 SCLK)	t _{KSIA}		20	-	-	ns
SCLK SDO 出力遅延時間	t _{KSOAR}	プルアップ抵抗 10 kΩ, CL = 5 pF, V _{SDO} = 5 V, F _{SCLK} = 1 MHz	-	-	300	ns
	t _{KSOAF}	プルアップ抵抗 10 kΩ, CL = 5 pF, V _{SDO} = 5 V, F _{SCLK} = 1 MHz	-	-	20	ns
CS ハイ・レベル幅	t _{SHA}		200	-	-	ns
CS SCLK 遅延時間	t _{SKA}		200	-	-	ns
SCLK CS 遅延時間	t _{SKA}		200	-	-	ns

SPI 転送クロック・タイミング



10. PKG 外形図

48-PIN PLASTIC LQFP (FINE PITCH) (7x7)



改訂記録	RAA730501Z モノリシック・プログラマブル・アナログ IC
------	--------------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2011.09.05	-	初版発行

CMOSデバイスの一般的注意事項

- (1) 入力端子の印加波形：入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOSデバイスの入力がノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。
- (2) 未使用入力の処理：CMOSデバイスの未使用端子の入力レベルは固定してください。未使用端子入力については、CMOSデバイスの入力が何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。
- (3) 静電気対策：MOSデバイス取り扱いの際は静電気防止を心がけてください。MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、MOSデバイスを実装したボードについても同様の扱いをしてください。
- (4) 初期化以前の状態 電源投入時、MOSデバイスの初期状態は不定です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。
- (5) 電源投入切断順序 内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。
- (6) 電源OFF時における入力信号 当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事情報の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2（日本ビル）

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：<http://japan.renesas.com/inquiry>